

KC80 アイソレート I/O 付き CPU ボード

CAT68802 SBC-ZB

取扱説明書

1998.03.26

【1】概要

CAT68802 SBC-ZBは川崎マイクロエレクトロニクス製のKL5C80A12を使用したCPUボードです。KL5C80A12は7.3728MHz動作時にZ80-30MHz相当の高速で動作しますので今までの8ビットCPUを超えたパフォーマンスを発揮します。

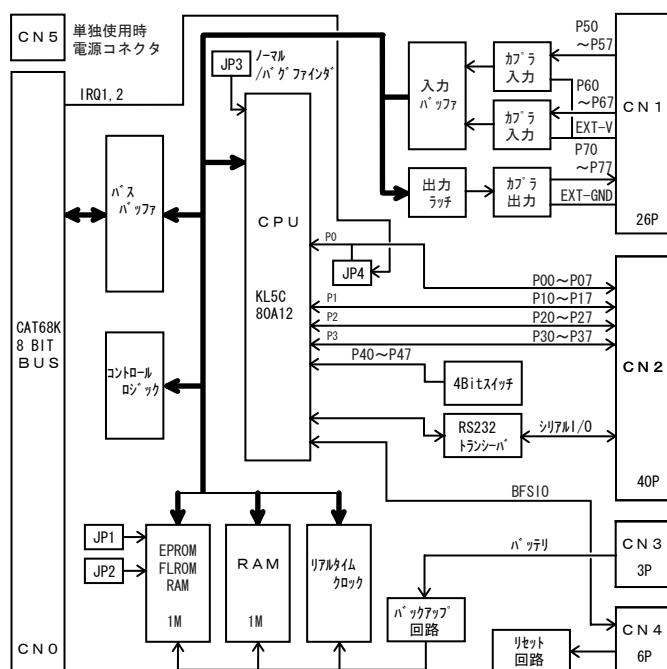
入出力の機能としてKL5C80A12内蔵のI/Oの他にフォトカプラによりアイソレートされた入出力ポート(入力8ビット×2、出力8ビット)、カレンダー機能(オプション)があります。メモリはプログラム領域用として1MビットタイプのEPROM、フラッシュROM、RAMのいずれか1個を実装可能で、データ領域用には128KのRAMが実装済みです。RAM、カレンダー機能ICは外部に電池を接続することによりデータのバックアップが可能で電池交換時等の短時間バックアップはボード上のスーパーキャパシタが行います。また、バグファインダアダプタによるデバッグ作業も可能です。

【2】仕様

- CPU : KL5C80A12(川崎マイクロエレクトロニクス製)
- システムクロック : 7.3728MHz
- メモリ
 - [プログラム領域]
 - 1Mビット(128Kバイト)タイプのEPROM、フラッシュROM、RAMのいずれか1個を実装可能
 - アクセスタイム 100nsec以下
 - [データ領域]
 - 128KバイトのRAMを実装済み
- 割込み : 内蔵デバイスおよび外部バス合計で16レベル
外部バス用にIRQ1~IRQ2の2レベルが使用可能(同一レベルに複数の割込み要求が可能)
IACKサイクルはKL5C80A12内蔵の割込みコントローラによるオートベクタ方式(外部バスからのベクタ読み込みは不可)
- リセット : 以下のいずれかの条件でリセット信号を発生
パワーON時、5V電圧低下時、マニュアルリセット入力時
- 調歩同期シリアルI/F (KL5C80A12内蔵機能)
RS232専用 1チャンネル
ボーレートジェネレータは内蔵タイマBのチャンネル1と共用
- パラレルI/F (KL5C80A12内蔵機能)
8ビットの汎用I/O×4ポート(P0~P3)
[P0、P1]1ビット単位でI/O設定可(P0の2ビットはIRQ1、2と共用)
[P2、P3]4ビット単位でI/O設定可
- タイマ/カウンタA (KL5C80A12内蔵機能)
16ビットのタイマ/カウンタ×2ch
外部クロックのカウント可能
- タイマ/カウンタB (KL5C80A12内蔵機能)
16ビットのタイマ/カウンタ×3ch
8ビットプリスケラ付き
(チャンネル1は調歩同期シリアルI/Fのボーレートジェネレータと共用)
- フォトカプラ入力(東芝 TLP521相当品)
8ビット×2ポート
応答速度 : 120 μsec以下
入力電流 : 3.5mA/12V、7mA/24V
動作電圧範囲 : 10.8~26.4V
- フォトカプラ出力(東芝 TLP627相当品)
8ビット×1ポート
応答速度 : 200 μsec以下(RL=1KΩ)
出力電流 : 100mA MAX
許容電圧 : DC50V以下
出力ON電圧 : 1.2V MAX

- カレンダー機能 : RTC62421(エフソン製)を実装可能(オプション)
- データバックアップ : 外部に1次または2次電池を接続することにより、RAMおよびカレンダーICをバックアップ
ボード上に短時間バックアップ用のスーパーキャパシタを実装済
- 汎用DIPスイッチ : 各種モード設定等、汎用的に使用可能な4ビットDIPスイッチを実装
- バグファインダ : 市販のバグファインダアダプタによるデバッグが可能
- 使用温度範囲 : 0~55℃(結露なき事)
- 電源 : +5V±5% MAX350mA(ROM、カレンダーIC実装時)
- 重量 : 約125g(ROM、カレンダーIC実装時)
- 基板 : 基板寸法 120×128(コネクタ等、突起部分は含まない)
取付穴寸法 112×120(4-Φ3.5)
基板材質 ガラス布基材エポキシ樹脂 1.6t 4層基板

【3】ブロック図



【4】メモリの設定

SBC-ZBでは128Kバイトのプログラム領域と128Kバイトのデータ領域の合計256Kバイトのメモリ空間を使用することができます。

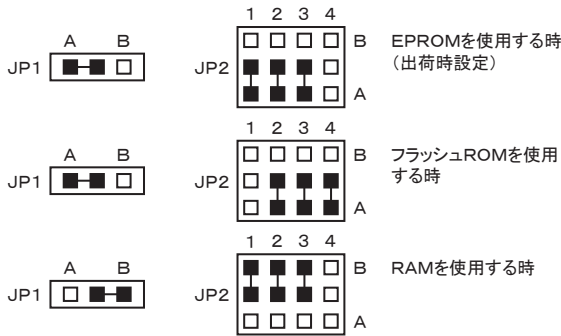
- プログラム領域メモリの設定
プログラム領域のメモリにはEPROM、フラッシュROM、RAMのいずれかで容量は128Kバイトのタイプを使用することができます。設定はJP1、JP2にて行います。
アクセスタイムは100nsec以下のタイプを使用し、KL5C80A12内蔵のシステム制御レジスタ(SCR1)の外部メモリウェイトコントロールは全アドレス空間を0waitに設定します。尚、外部I/Oウェイトコントロールは1waitに設定します。

【JP1】メモリの選択

メモリの種類	ジャンパー選択
EPROM	A
フラッシュROM	A
RAM	B

【JP2】メモリの選択

メモリの種類	ジャンパー選択			
	1	2	3	4
EPROM	A	A	A	—
フラッシュROM	—	A	A	A
RAM	B	B	B	—



プログラム領域

メモリ容量	物理アドレス
128Kバイト	00000H~1FFFFH

●データ領域メモリの設定

データ領域のメモリには128KバイトのRAMが実装済です。JPの設定は必要ありません。

データ領域

メモリ容量	物理アドレス
128Kバイト	E0000H~FFFFFFH

●MMUの設定

KL5C80A12 内蔵の MMU は論理アドレス空間を 5 つの領域 (R0 ~ R4) に分割し、論理アドレス境界値 (B0 ~ B4) と物理アドレス (A0 ~ A4) によって、それぞれを物理アドレス空間にマッピングしています。リセット時、論理アドレス空間は R0 領域のみとなり、論理アドレス空間の 64K バイトは物理アドレス空間先頭の 64K バイトにマッピングされます。本ボードでは全領域がプログラム (ROM) 領域となりますので必ず MMU の設定を行う必要があります。以下に論理アドレス空間に ROM32K バイトと RAM32K バイトを割付ける MMU の設定例を示します。

- ; R0 = ROM 論理アドレス 0000H ~ 7FFFH (物理アドレス 00000H ~ 07FFFH)
- ; R4 = RAM 論理アドレス 8000H ~ FFFFH (物理アドレス F8000H ~ FFFFFH)
- LD A, 01FH ; R1, R2, R3 は使用しない
- OUT (06H), A ; MMU の B4 (論理アドレス境界値) に 1FH を設定

【5】 割込み

KL5C80A12 内蔵の割込みコントローラにより Z80 のモード 2 割込みに対応した 16 レベルの割込み要求をサポートしています。(外部バスからのベクタ読み込みはできません。) 外部バス用には IRQ1 ~ IRQ2 の 2 レベルが割付け可能です。優先順位は優先順位の高い HIGH グループと優先順位の低い LOW グループに各レベルごとに設定可能で、それぞれのグループ内ではレベル番号が大きい方ほど優先順位が高くなっていきます。

外部バスからの IRQ1 ~ IRQ2 は負論理のオープンコレクタ信号になりますので、KL5C80A12 にはインバータで反転して入力されています。また、同一レベルに複数の割込み要求が接続されますので、レベル入力モードで使用し割込み要求元をポーリングで確定するようにして下さい。

割り込み

レベル	割り込み要求元
IR [0]	P 0 0
IR [1]	P 0 1
IR [2]	P 0 2
IR [3]	P 0 3
IR [4]	P 0 4
IR [5]	P 0 5
IR [6]	P 0 6 (IRQ1)
IR [7]	P 0 7 (IRQ2)
IR [8]	USART TXRDYPIN
IR [9]	USART RXRDY
IR [10]	USART TXEMPTY
IR [11]	タイマ/カウンタ A CH0
IR [12]	タイマ/カウンタ A CH1
IR [13]	タイマ/カウンタ B CH0 OUTS
IR [14]	タイマ/カウンタ B CH1 OUTS
IR [15]	タイマ/カウンタ B CH2 OUTS

【6】 シリアルインターフェース

KL5C80A12 内蔵の USART により RS232 専用で 1 チャンネルが使用できます。(RS422, RS485 では使用できません。)

ボーレートジェネレータにはタイマ B チャンネル 1 の OUTBP 出力を内部的に接続して使用しますのでシステム制御レジスタ SCR0 の D0 ビットには "0" をセットします。また、信号線はパラレルポートの P41, P42, P45, P46 と共用ですが、本ボードでは RS232 専用の回路構成となっていますので RS232 を使用しない場合でもパラレルポートとして使用することはできません。システム制御レジスタ SCR0 の D1 ビットには以下の値をセットして下さい。尚、JP の設定は必要ありません。

- 0 : モデム制御信号の RTS, CTS を使用しない時
- 1 : モデム制御信号の RTS, CTS を使用する時

【7】 パラレルインターフェース

KL5C80A12 内蔵のパラレル入出力 32 ビットと増設したフォトカプラ入力 16 ビット、フォトカプラ出力 8 ビットおよび汎用の 4 ビット DIP スイッチが使用できます。内蔵のパラレル I/F は信号線の多くが他の機能と共用していますので注意して下さい。

●内蔵パラレル I/F

8 ビットの汎用 I/O が 4 ポートで KL5C80A12 の信号がそのまま入出力コネクタの CN2 に接続されています。尚、すべての信号は 4.7K Ω でプルアップされています。

[P00 ~ P07] 1 ビット単位で I/O 設定ができます。

P00 ~ P02 の 3 ビットはタイマ/カウンタ B の入力信号と P03 は NMI 入力と共用しています。P00 ~ P07 のすべてのビットは HIGH レベルまたは立上がりエッジ入力で割込み要求が可能です。また、P06, P07 の 2 ビットは入出力コネクタ CN2 に接続するか外部バスの IRQ1, IRQ2 に接続するかを 1 ビットごとに選択できます。設定は JP4 で行います。

[JP4] パラレルポート P06, P07 接続先の選択

番号	A	B
	入出力コネクタ CN2	外部バスコネクタ CN0
1	P06 (5A)	IRQ1 (14A)
2	P07 (5B)	IRQ2 (14B)



P06, P07の2ビットを
入出力コネクタのCN2に
割り付ける時(出荷時設定)

P06を外部バスコネクタのCN0に
P07を入出力コネクタのCN2に
割り付ける時

[P10 ~ P17] 1 ビット単位で I/O 設定ができます。

下位 4 ビットはタイマ/カウンタ A の入力信号と共用しています。

[P20 ~ P27] 4 ビット単位で I/O 設定ができます。

他の機能と共用はありませんので常時使用可能です。

[P30 ~ P37] 4 ビット単位で I/O 設定ができます。

すべてのビットをタイマ/カウンタ A, B の出力信号と共用しています。

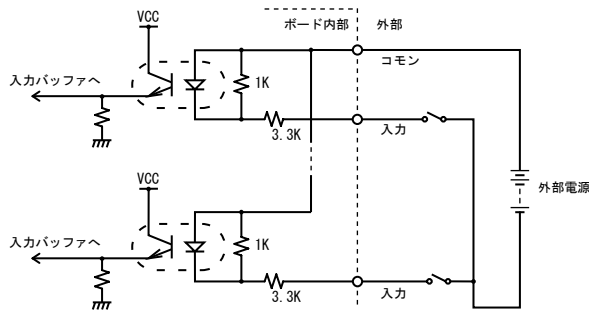
[P40 ~ P47] 全ビットを入力で使用します。

P40, P43, P44, P47 を使って 4 ビット DIP スイッチの番号 1 ~ 4 を読みます。(他の用途に使用することはできません。) スイッチ OFF 時には "1"、スイッチ ON 時には "0" が読み込まれます。

P41, P42, P45, P46 は RS232 専用の信号線として使用していますので他の用途に使用することはできません。

●フォトカプラ入力 (P50 ~ P57, P60 ~ P67)

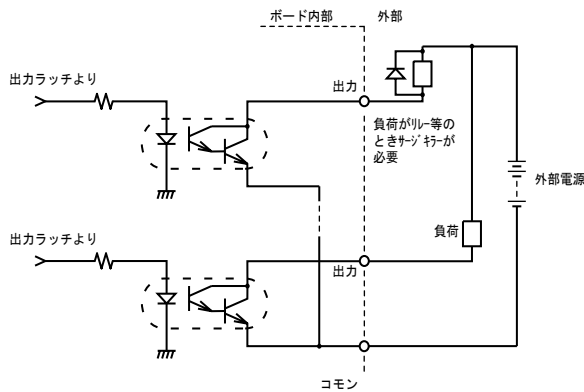
8 ビットのフォトカプラ入力が 2 ポート使用できます。各入力の動作電圧範囲は 10.8 ~ 26.4V となっていますので 12V, 24V 電源の区別なく使用することができます。EXT-V と各入力間に通電 (フォトカプラ ON) した時、該当ビットから "1" が読み込まれ非通電 (フォトカプラ OFF) の時には "0" が読み込まれます。



●フォトカプラ出力 (P70 ~ P77)

8ビットのダーリントンフォトカプラ出力が1ポート使用できます。出力ポートに“1”を出力すると該当ビットのフォトカプラがONになり、“0”を出力するとフォトカプラがOFFになります。また、リセット時にはすべての出力がOFFになります。(出力内容の読出しはできません。)

出力に加えられる最大電圧はDC50Vで、電流は最大100mAです。負荷としてリレー等のコイル類を接続する場合はサージキラー用にダイオードを負荷の近くに取付けて下さい。(ダイオードがないと出力が破損することがあります。)



【8】タイマ/カウンタ

KL5C80A12内蔵の2種類のタイマ/カウンタA、Bの合計5チャンネルが使用できます。タイマ/カウンタのすべての信号がKL5C80A12からそのまま入出力コネクタのCN2に接続されています。また、すべての信号がパラレルポートと共用で4.7kΩでプルアップされています。

●タイマ/カウンタA

16ビットのタイマ/カウンタ2チャンネルで構成されXCLK入力端子から外部クロックのカウントが可能です。また、システム制御レジスタ(SCR0)の設定により2本のチャンネルをカスケード接続して32ビットカウンタとして使用できます。

●タイマ/カウンタB

8ビットのプリスケアラ付き16ビットタイマ/カウンタ3チャンネルで構成されています。チャンネル1はRS232のポーレートジェネレータとして使用しますのでRS232を使用する場合は他の用途に使うことはできません。また、チャンネル0もしくはチャンネル2のOUTP出力を入出力コネクタのCN2を介してNMI(P03と共用)に接続できますのでウォッチドッグタイマとしてCPUの暴走による誤動作を検出することが可能です。

【9】カレンダー機能 (オプション)

カレンダー機能ICとしてエプソン製のRTC62421をU10のICソケットに実装できます。日付、時間管理が必要な場合に利用して下さい。尚、カレンダー機能ICのSTD.P出力はどこにも接続されていませんので、カレンダー機能を利用して割込み要求を発生することはできません。

【10】リセット

電源電圧監視ICにより次に示す各状態でリセット信号を発生します。リセット信号はリセット発生条件解除後、約100msec保持されます。

- パワーONリセット：電源投入時に発生
- 電圧低下：5Vラインが約4.2V以下になった時に発生
- 外部リセット入力：マニュアル用リセットで/RESIN信号をLOWレベルにした時に発生

【11】データのバックアップ

コネクタCN3にバックアップ用電池を接続することにより、RAMおよびカレンダー機能ICのデータをバックアップができます。カレンダー機能ICはバックアップ中でも計時動作を行いません。

また、ボード上にスーパーキャパシタが実装されていますので電池交換時等の短時間バックアップが可能です。(約10分~5時間程度：温度条件等により異なる。)尚、プログラム領域のメモリにRAMを実装した場合はこのRAMもバックアップされます。

●1次電池によるバックアップ (充電できません)

3~5Vの範囲の電池を使用してください。容量、性能的にリチウム電池が最適です。

(CN3-2)に電池のプラス(+側)を接続。

(CN3-1)に電池のマイナス(-側)を接続。

●2次電池によるバックアップ (充電できます)

2.4V/100mAhまたは3.6V/50mAhのニッケルカドミウム電池を使用してください。ボードに通電中は2.4Vタイプ使用時は約3mA、3.6Vタイプ使用時は約1.2mAで常に充電され、フル充電には約50~60時間かかります。(サンヨー製のN-SB2(2.4V/90mAh)またはN-50SB3(3.6V/45mAh)が最適です。)

(CN3-3)に電池のプラス(+側)を接続。

(CN3-1)に電池のマイナス(-側)を接続。

●バックアップ可能時間は、以下のように計算できます。

$$T = \frac{B \times 1000}{I_m + I_t + I_b} \text{ (h)}$$

T : バックアップ時間(h)

B : 電池の容量 (mAh) I_t : RTC保持電流 (μA)

I_m : メモリ保持電流 (μA) I_b : バッテリの自己放電電流(μA)

(計算例)2000mAhのリチウム電池でRTCとHM628128BLFP-8SLをバックアップする場合。

$$B = 2000(\text{mAh}) \quad I_t = 20(\mu\text{A})$$

$$I_m = 2(\mu\text{A}) \quad I_b = 0(\mu\text{A})$$

$$\frac{2000 \times 1000}{2 + 20} = 90909(\text{h}) \approx 3787(\text{日})$$

(注意) データ領域メモリの物理アドレスFFE00H~FFFFFHはKL5C80A12内蔵のRAM512バイトが割付けられ、外部に電池を接続してもバックアップすることはできません。バックアップが必要なデータは物理アドレスE0000H~FFDFHの範囲内に保存するようにして下さい。

【12】I/Oアドレス

本CPUボード内ではI/Oアドレスの00H~5FHが使用または予約済となっています。外部周辺ボードではI/Oアドレスの60H~FFHを使用して下さい。

内蔵I/Oアドレス

アドレス	内容	
00H	MMU	BBR 1
01		BR 1
02		BBR 2
03		BR 2
04		BBR 3
05		BR 3
06		BBR 4
07		BR 4
08	予約	
1F		
20	タイマ/カウンタ B	CH 0 カウンタ
21		CH 0 コントロールワード/ステータス
22		CH 1 カウンタ
23		CH 1 コントロールワード/ステータス
24		CH 2 カウンタ
25		CH 2 コントロールワード/ステータス
26		予約
27		予約

アドレス	内容	
28H	タイマ/ カウンタ A	CH0 カウンタ
29		CH0 コントロールワード/ステータス
2A		CH1 カウンタ
2B		CH1 コントロールワード/ステータス
2C	パラレル ポート A	P0 データ
2D		P0 方向制御
2E		P1 データ
2F		P1 方向制御
30	パラレル ポート B	P2 データ
31		P3 データ
32		P4 データ
33		方向制御 (ビット操作コマンド)
34	割り込み コント ローラ	LERL/PGR L
35		LERH/PGR H
36		IMRL
37		IVR/IMRH
38	USART	データ
39		コマンド/ステータス
3A	システム 制御 レジスタ	SCR 0
3B		SCR 1
3C	予約	
3D	予約	
3E	予約	
3F	予約	

増設 I/O アドレス

アドレス	内容	
40H	カレンダー IC	S1 1 秒桁
41		S10 10 秒桁
42		MI1 1 分桁
43		MI10 10 分桁
44		H1 1 時間桁
45		H10 10 時間桁
46		D1 1 日桁
47		D10 10 日桁
48		MO1 1 月桁
49		MO10 10 月桁
4A		Y1 1 年桁
4B		Y10 10 年桁
4C		W 週 桁
4D		コントロールレジスタ D
4E		コントロールレジスタ E
4F		コントロールレジスタ F

アドレス	内容	
50H 57	予約	
58	カプ ラ 入 出 力	P5 入力データ/P7 出力データ
59		P6 入力データ
5A 5F	予約	

【13】 デバッグ

ボード上のコネクタ CN4 にバグファインダアダプタ用の信号が接続されていますので市販のバグファインダアダプタによるデバッグができます。

バグファインダアダプタによるデバッグではメモリ空間、I/O 空間、割込みに対する制限を全く受けることはありません。また、プログラム領域のメモリに RAM を使用する事によりプログラムのダウンロードも可能となります。ノーマルモードとバグファインダ Boot-on-RAM モードの切替は JP3 で行います。

[JP3] 動作モードの選択

CPUの動作	ジャンパー選択
ノーマル	A
バグファインダ Boot-on-RAM	B

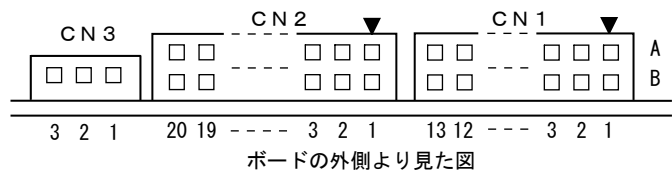


ノーマルモード(出荷時設定)



バグファインダ
Boot-on-RAMモード

【14】 入出力コネクタのピン配列および型番



[CN1] ピン配列

信号名	ピンNo.		信号名
P50	1 A	1 B	P51
P52	2 A	2 B	P53
P54	3 A	3 B	P55
P56	4 A	4 B	P57
P60	5 A	5 B	P61
P62	6 A	6 B	P63
P64	7 A	7 B	P65
P66	8 A	8 B	P67
EXT-V	9 A	9 B	EXT-GND
P70	10 A	10 B	P71
P72	11 A	11 B	P73
P74	12 A	12 B	P75
P76	13 A	13 B	P77

- ・P50~P67はフォトカプリア入力です。
- ・P70~P77はフォトカプリア出力です。
- ・EXT-Vは共通外部電源です。
- ・EXT-GNDは共通外部GNDです。

[CN2] ピン配列

信号名	ピンNo.		信号名
5V	1 A	1 B	GND
P00/GATEB0	2 A	2 B	P01/GATEB1
P02/GATEB2	3 A	3 B	P03/NMI
P04	4 A	4 B	P05
P06	5 A	5 B	P07
P10/GATEA0	6 A	6 B	P11/XCLK0
P12/GATEA1	7 A	7 B	P13/XCLK1
P14	8 A	8 B	P15
P16	9 A	9 B	P17
P20	10 A	10 B	P21
P22	11 A	11 B	P23
P24	12 A	12 B	P25
P26	13 A	13 B	P27
P30/OUTBS0	14 A	14 B	P31/SYNC
P32/OUTBP1	15 A	15 B	P33/OUTBP2
P34/OUTA0	16 A	16 B	P35/OUTA1
P36/OUTBP0	17 A	17 B	P37/OUTBS2
5V	18 A	18 B	GND
TXD	19 A	19 B	RXD
RTS	20 A	20 B	CTS

- ・P00~P37はパラレル入出力です。
- ・TXD, RXD, RTS, CTSはRS232用の信号です。
- ・XCLK0~1, GATEA0~1, OUTA0~1はタイマA用の信号です。
- ・GATEB0~2, OUTBP0~2, OUTBS0~2, SYNCはタイマB用の信号です。
- ・NMIはノンマスクابل割込み入力です。

[CN3] ピン配列

ピンNo.	信号名
1	GND
2	BAT1IN
3	BAT2IN

- ・BAT1IN, BAT2INはバックアップ電池接続用です。
- ・BAT1IN: 1次電池用、BAT2IN: 2次電池用

[CN4] ピン配列

ピンN.°.	信号名
1	BFSIO
2	CLOCK
3	5V
4	GND
5	RESIN
6	GND

- ・BFSIO, CLOCKはバグファインダアダプタ用の信号です。
- ・RESINはマニュアルリセット入力です。

[CN5] ピン配列

ピンN.°.	信号名
1	GND
2	5V

- ・本ボードを単独で使用する場合はCN5の1, 2より電源を供給してください。

●入出力コネクタCN1・CN2の型番（オムロン製）

名称	CN1型番	CN2型番	備考
ヘッダー （基板側）	XG4C-2634	XG4C-4034	
ソケット+ストレインリリーフ	XG4M-2630-T	XG4M-4030-T	付属品
2列ソケット（パラ線圧接用）	XG5M-2632-N	XG5M-4032-N	AWG24用
セミカバー（パラ線圧接用）	XG5S-1301	XG5S-2001	
ロックレバー（パラ線・フラット共用）	XG4Z-0002		

●入出力コネクタCN3・CN4・CN5の型番（日本圧着端子製）

名称	CN3型番	CN4型番	CN5型番	備考
ポスト （基板側）	S3B-EH	B6B-EH	B2B-EH	
ハウジング	EHR-3	EHR-6	EHR-2	
コンタクトピン	BEH-001T-P0.6			AWG30~22用

本ボードの持っている機能の多くはKL5C80A12の機能をそのまま使用していますので使用方法の詳細についてはZ80 互換高速マイクロコントローラ KL5C80A12CFP ハードウェアマニュアルを御参照願います。



注意

本製品は取扱いを間違えたり不適切な状態で使用されますと部品が破損したり、発火する可能性があります危険ですので以下の注意事項を必ずお守り下さい。

- 電源の極性を逆に接続したり、使用範囲外の電圧を加えたりしないで下さい。
- 各種出力信号、入出力双方向信号を電源やグランドに直接接続したり、過負荷で使用しないで下さい。
(必ず適正な負荷範囲内で使用して下さい。)
- サージ電圧、ノイズ等の発生が予想される機器、部品等の近くで使用する場合は、発生源に十分なノイズ対策を行って下さい。
- 本製品は部品や部品のリード線がそのまま露出していますので指などに怪我をしないように取扱いには注意して下さい。
- 当社製品は、人命にかかわるような状況下や、極めて高い信頼性が要求される用途の製品・設備に組込まれることを目的として設計・製造されたものではありません。



エーワン株式会社 FAX(0568)85-8501 <http://www.aone.co.jp/cat/>

〒486-0852 愛知県春日井市下市場町 6-9-20