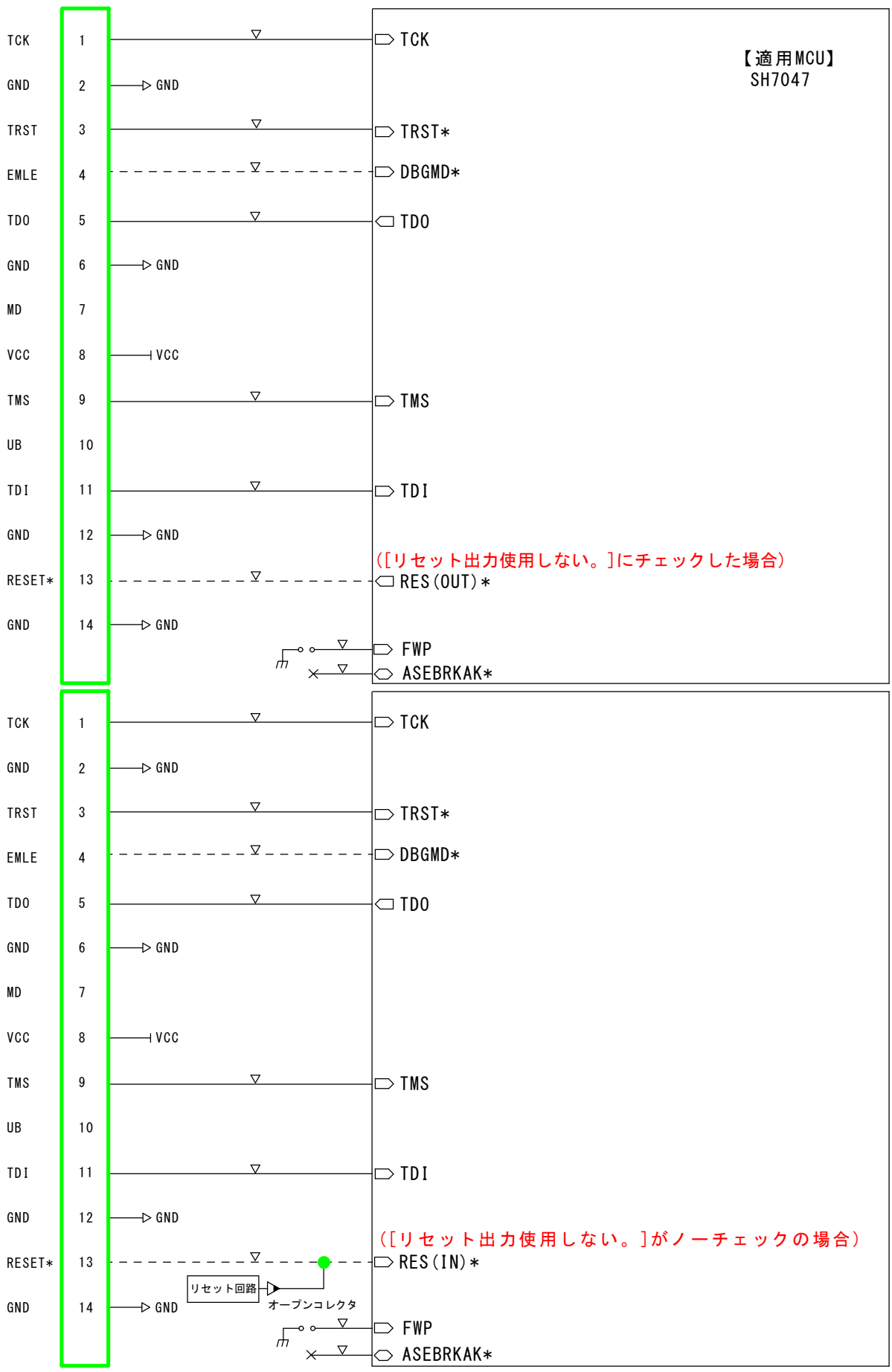
【接続例24】SH7047の場合（H-UDI接続）



1）▽印はプルアップ抵抗です。抵抗値は4.7K～22Kの範囲を推奨します。
2）リセット回路の遅延時間は200msec以下になるようにハード設計をしてください。
3）CPU設定「リセット出力を使用しない。」の設定によってRESETの入出力が変わります。
4）ASEBRKAK*は、抵抗プルアップ処理をし開放にして下さい。
5）デバッグ機能選択端子[FWP]をLOWにする回路は、ユーザ側で準備して下さい。
6）未使用ピンは、AH8000側で入力設定またはゲートオフ設定［TRST:3/TMS:9]にしています。