

デバッガ I/F をクロック同期／調歩同期の選択方式における説明

Rev 1. 40

DEFバージョン 7.70A仕様

DEFバージョン 7.80A追加

DEFバージョン 11.00A追加

【機能】

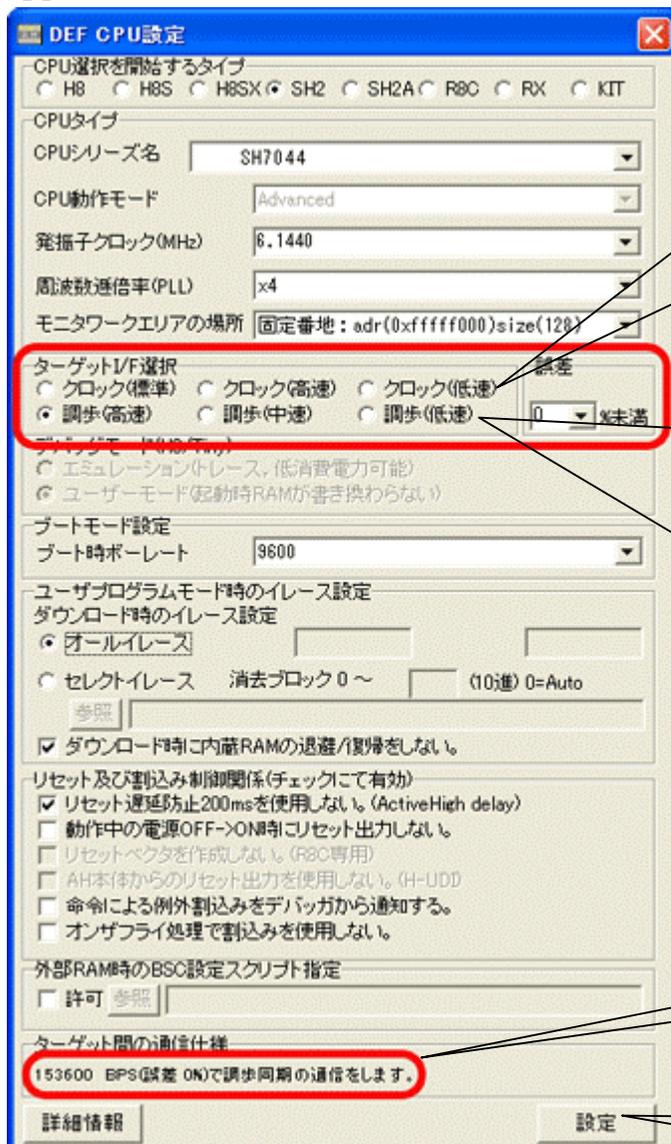
- DEF (Ver7.70A)より、一部品種に限り、デバッガ I/F の選択および誤差の選択ができるようにする。
- DEF (Ver11.00A)より、一部品種に限り、クロック同期の速度も「標準・高速・低速」と選択できるようにする。

【対応品種】

- 1) H8(PBC 無し)全品種 <----Ver7.80A から対応
- 2) H8S(PBC 無し)全品種 <----Ver7.80A から対応
- 3) H8S(BOOT-PBC)全品種 <---Ver7.80A から対応
- 4) H8SX(PBC 無し)全品種 <----Ver7.80A から対応
- 5) SH-2(BOOT-UBC)全品種 <---Ver7.80A から対応
- 6) SH7214 (BOOT-UBC) <----クロック同期の指定はできません。
- 7) SH7215 (BOOT-UBC) <----クロック同期の指定はできません。
- 8) R8C14 以上(一線式シリアル) <---クロック同期の指定はできません。

【CPU設定】

<1-1>



クロック同期を使用する場合は、
クロック(標準)・クロック(高速)・クロック(低速)を選択して下さい。

【標準】 1382400BPS

【高速】 1843200BPS

【低速】 921600BPS

回路に適合した速度を選択して下さい。

調歩同期を使用する場合は、
調歩(高速)・調歩(中速)・調歩(低速)を選択して下さい。

【高速】921600BPS より、H-debugger 側とターゲット側 (指定 CLOCK) の両方が、指定誤差未満になる速度を探します。

【中速】230400BPS より、H-debugger 側とターゲット側 (指定 CLOCK) の両方が、指定誤差未満になる速度を探します。

【低速】38400BPS より、H-debugger 側とターゲット側 (指定 CLOCK) の両方が、指定誤差未満になる速度を探します。

【誤差】 2.0%未満～0% まで、0.1%単位で誤差を指定します。

高速/低速どちらでも探すことができなかった場合は、ブート時のボーレートを採用します。

決定した速度を表示します。

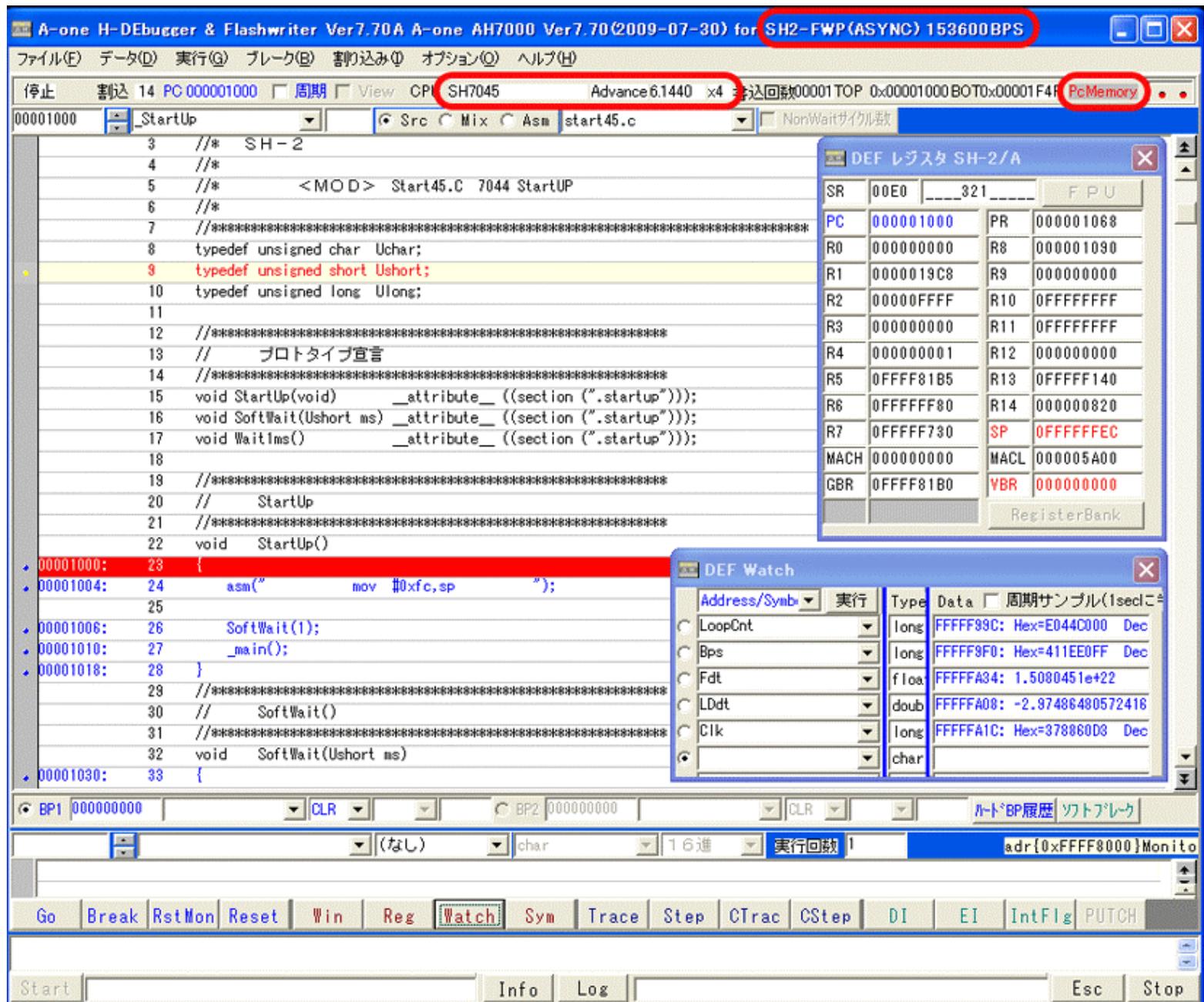
「設定」をクリックします。

【注意事項】

- 1) 指定品種決定まで、H-debugger の I/O 初期化をしますので、ターゲット側に影響を与えないためにも調歩同期の場合は、SCK 信号は開放 (未接続) にして下さい。
- 2) 調歩同期の場合、指定ボーレートのモニタを組み込んだ後、誤差変更等によりボーレートを変更した場合は、DEF メニューの<オプション>-<フラッシュ ROM ライター>で全消去後、モニタを入れて下さい。
- 3) ボーレート等を変更した場合は、必ず「設定」をクリックして下さい。

【動作画面例】

<1-2> 調歩同期の接続例



- 1) 全てが正常動作した場合は、このような表示になります。
- 2) タスクパーには、ターゲットとの接続ボーレートが表示されます。
- 3) 「PcMemry」部分が、シルバーのペン赤字が、調歩同期モードであることを示します。